


EXCITATION CONTROLLER FOR SYNCHRONOUS MACHINE

Patent Number: JP4079798
Publication date: 1992-03-13
Inventor(s): MICHIGAMI TSUTOMU; others: 03
Applicant(s):: TOKYO ELECTRIC POWER CO INC:THE; others: 02
Requested Patent:  JP4079798
Application Number: JP19900193088 19900723
Priority Number(s):
IPC Classification: H02P9/14 ; H02J3/24
EC Classification:
Equivalents: JP2809833B2

Abstract

PURPOSE:To control excitation of a synchronous machine with high voltage controllability without sacrifice of transient response or stability by inputting a terminal voltage difference signal, as it is, to an automatic voltage regulator even in case of significant disturbance such as fault on a transmission line.

CONSTITUTION:An integral operating unit 14 comprises a voltage detector 10A for detecting the average value of actual line voltages of three-phase basic wave based on a voltage value VH detected through a potential transformer 10, a high voltage setter 11, a high voltage gain circuit 12 for comparing the output signal from the voltage detector 10A with a reference value rH set in the high voltage setter 11 and multiplying the difference signal by a gain kH, a correction reducing gain circuit 15B for multiplying a received difference signal (VG) by a gain (1-beta), a phase compensating circuit 16 for subtracting the output signal of the correction reducing gain circuit 15B from the output signal of the high voltage gain circuit 12 and receiving the difference signal, and an output limiter 17 for adding the output signal of the phase compensation circuit 16 to the difference signal (VG) of a terminal difference signal circuit 15A and feeding the sum to an AVR 6.

Data supplied from the esp@cenet database - I2

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B 2)

(11) 特許番号

第2809833号

(45) 発行日 平成10年(1998)10月15日

(24) 登録日 平成10年(1998)7月31日

(51) Int. Cl. *

H 0 2 P 9/14

識別記号

F I

H 0 2 P 9/14

B

請求項の数 2 (全 8 頁)

(21) 出願番号 特願平2-193088
 (22) 出願日 平成2年(1990)7月23日
 (65) 公開番号 特開平4-79798
 (43) 公開日 平成4年(1992)3月13日
 審査請求日 平成8年(1996)4月9日

(73) 特許権者 999999999
 東京電力株式会社
 東京都千代田区内幸町1丁目1番3号
 (73) 特許権者 999999999
 株式会社東芝
 神奈川県川崎市幸区堀川町72番地
 (73) 特許権者 999999999
 株式会社日立製作所
 東京都千代田区神田駿河台4丁目6番地
 (72) 発明者 道上 勉
 東京都千代田区内幸町1丁目1番3号 東京
 電力株式会社内
 (74) 代理人 弁理士 鈴江 武彦 (外3名)
 審査官 米山 毅

最終頁に続く

(54) 【発明の名称】 同期機の励磁制御装置

1

(57) 【特許請求の範囲】

【請求項1】 水車、蒸気タービン、またはガスタービンにより駆動され、且つ出力端子が主変圧器およびしゃ断器を介して送電系統に接続された同期機において、同期機の端子電圧を検出し、その検出値と基準値との偏差信号により前記同期機の界磁を制御する自動電圧調整器と、前記主変圧器の高圧側電圧を検出する高圧側電圧検出器と、前記高圧側電圧に対する基準値を設定する高圧側設定器と、この高圧側設定器により設定された基準値を、前記同期機の無効電流に対して補正する第1の補正手段およびこの第1の補正手段による基準値の補正変更に伴う無効電流変動分を補正する第2の補正手段を有する基準値補正回路と、前記高圧側電圧検出器により検出された検出値と前記高圧側設定器に設定された基準値に前記基準値補正回路の第1の補正手段および第2の補正

2

手段の出力を加算した信号との偏差信号に高圧側ゲインを乗じる高圧側ゲイン回路と、前記自動電圧調整器に入力される偏差信号にゲイン(1-自動電圧調整器ゲインの低減率 β)を乗じる修正低減ゲイン回路と、前記高圧側ゲイン回路の出力信号から前記修正低減ゲイン回路の出力信号を減算した信号が入力され所定の周波数領域に対する過渡ゲインが低減するように遅れ補償する位相補償回路と、この位相補償回路の出力信号を前記自動電圧調整器に入力される偏差信号に加算する加算手段とを備えたことを特徴とする同期機の励磁制御装置。

10

【請求項2】 水車、蒸気タービン、またはガスタービンにより駆動され、且つ出力端子が負荷時タップ切換器又は負荷時電圧調整器を有する主変圧器およびしゃ断器を介して送電系統に接続された同期機において、同期機の端子電圧を検出し、その検出値と基準値との偏差信号に

より前記同期機の界磁を制御する自動電圧調整器と、前記主変圧器の高圧側電圧を検出する高圧側電圧検出器と、前記高圧側電圧に対する基準値を設定する高圧側設定器と、この高圧側設定器により設定された基準値を、前記主変換器のタップ変更に対応させて補正する第3の補正手段およびこの第3の補正手段による基準値の補正変更に伴う無効電流変動分を補正する第2の補正手段を有する基準値補正回路と、前記高圧側電圧検出器により検出された検出値と前記高圧側設定器に設定された基準値に前記基準値補正回路の第2の補正手段および第3の補正手段の出力を加算した信号との偏差信号に高圧側ゲインを乗じる高圧側ゲイン回路と、前記自動電圧調整器に入力される偏差信号にゲイン(1-自動電圧調整器ゲインの低減率 β)を乗じる修正低減ゲイン回路と、前記高圧側ゲイン回路の出力信号から前記修正低減ゲイン回路の出力信号を減算した信号が入力され所定の周波数領域に対する過渡ゲインが低減するように遅れ補償する位相補償回路と、この位相補償回路の出力信号を前記自動電圧調整器に入力される偏差信号に加算する加算手段とを備えたことを特徴とする同期機の励磁制御装置。

【発明の詳細な説明】

【発明の目的】

（産業上の利用分野）

本発明は同期機の励磁制御装置において、特に電力系統の電圧安定性の向上に寄与する同期機の励磁制御装置に関する。

（従来の技術）

従来の同期機の励磁制御装置は、発電機の端子電圧を検出し、この端子電圧が予め定められた設定値となるように無効電力を調整するようにしている。このため、需要増加等による系統電圧低下時には系統電圧と発電機の出力電圧の傾斜に応じて該同期機の発生無効電力が増加するが、系統電圧が大幅に低下した場合でも、該同期機はその定格値まで無効電力を出し切っておらず、なお充分な余裕を有しているといえる。

そこで、最近ではこのような発生無効電力に余裕のある同期機に対して系統電圧低下時、積極的に無効電力を発生させるようにした励磁制御装置（例えば「大規模電力系統の電圧安定性を向上する新しい発電機励磁方式(PSVR)について(その1 原理)平成元年電気学会全国大会#1013」)が提案されている。

第5図はかかる励磁制御装置の概念的な基本構成を示すものである。第5図において、1は水車、蒸気タービン、またはガスタービンにより駆動される同期機で、この同期機1の出力端子は主変圧器2、しゃ断器3Aを介して送電線3Bに接続され、主回路が構成されている。このような構成の主回路において、同期機1の出力端子電圧(VG)を計器用変圧器(PT)4により検出し、この電圧検出値と電圧設定器5に設定された基準値とを比較し、その偏差信号を低減ゲイン回路13に入力している。一

方、発電所の送電母線9の電圧VHを電圧変成器(PDもしくはPT)10により検出し、この電圧検出値と高圧側電圧設定器11により設定された基準値とを比較してその偏差信号に高圧側ゲイン回路12でゲインを乗じ、これを前述した低減ゲイン回路13の出力と加算して自動電圧調整器6(以下単にAVRと称す)に入力している。このAVR6ではその加算値に応じて励磁装置7を制御し、同期機1の界磁巻線8の励磁電流を制御するようにしている。

上記の回路構成において、主変圧器2のタップ比を n 、リアクタンスを X_r 、電圧設定器5の基準値を r_0 、高圧側電圧設定器11の基準値を r_r 、同期機1の無効電流を I_a 、高圧側ゲイン回路12のゲインを k_r 、低減ゲイン回路13のゲインを β ($0 \leq \beta \leq 1$)とすると、第5図に示す励磁制御装置が制御する主変圧器2の高圧側電圧(V_r)は、近似的に次式で表される。

$$V_r = n (\beta r_0 + k_r r_r) / (\beta + n k_r) - n \beta X_r I_a / (\beta + n k_r) \quad \dots (1)$$

以下簡略化のため、タップ比が $n=1$ として扱うと、次式となる。

$$V_r = (\beta r_0 + k_r r_r) / (\beta + k_r) - \beta X_r I_a / (\beta + k_r) \quad \dots (2)$$

(2)式より等価的な基準値は右辺第1項、また電圧ドロップ特性は右辺第2項で与えられることが分かる。

ここで、低減ゲイン β は上記電圧ドロップ特性の設定だけでなく、この低減ゲイン回路13なしに単にAVR6に入力した場合($\beta=1$)、ゲインが大きくなり、送電線事故時等系統に外乱が加わると電力動揺のダンピングが低下するため、このダンピング低下を防止する目的も兼ねている。

このような従来装置の作用を第6図に示す1機対1負荷系統モデルについて考える。即ち、第6図において、同期機21が主変圧器のリアクタンス X_2 と送電線リアクタンス X_3 を介して接続された負荷端母線24における有効電力 P 、無効電力 Q 、電圧 V_r の特性は次式となる。

$$P^2 + \{Q + V_r^2 / (kXT + X_0)\}^2 = \{V_s - V_r / (kXT + X_0)\}^2 \quad \dots (3)$$

但し、 k は(2)式における電圧ドロップ特性に関し、 $\beta / (\beta + k_r)$ で与えられる。また、 V_s は等価的な同期機の電圧を表している。

上記(3)式において、 k の値を変化させ、 $P-V$ 曲線で表すと第7図の如くなる。

第7図の $P-V$ 曲線において、負荷電力 P の最大点の電圧をノーズ先端電圧と呼称するが、この従来装置では k の値を小さくすること、即ち主変圧器のリアクタンスの補償量を多くすることにより、負荷電力の最大値を増大すると共に、上記ノーズ先端電圧を低下させることができる。このことは負荷端に電力用コンデンサ(SC)を設置する場合、このノーズ先端電圧が上昇する傾向にあり、極端な場合には常時の運転電圧範囲に達することになり、安定な運転が維持できなくなるが、これに比べ送

電線の新設や増設と同等な効果があり、電圧安定性を大幅に改善できることを示している。

(発明が解決しようとする課題)

しかしながら、前述した従来装置では、第5図における同期機1の端子電圧はAVR6だけの制御における電圧基準値(r_0)に、主変圧器2の高圧側からの出力分を加えた値となり、従って同期機の端子電圧を許容値内に抑えるため、図示しないが高圧側からの出力回路に出力リミッタを設けている。このため、送電線事故等の大外乱時にはゲインが低減し、過渡応答能力が低下するという欠点があった。

また、運用上の高圧側電圧基準値 r_1 は、目標値として指定されるが、(2)式で示されるように r_1 と高圧側電圧 V_1 とは必ずしも一致しないため、運用および管理する上で充分満足されているとはいえない。

本発明は電圧制御性に優れ、過渡応答性および安定度を損なうことなく同期機を励磁制御することができる同期機の励磁制御装置を提供することを目的とする。

[発明の効果]

(課題を解決するための手段)

本発明は上記の目的を達成するため、水車、蒸気タービン、またはガスタービンにより駆動され、且つ出力端子が主変圧器およびしゃ断器を介して送電系統に接続された同期機において、同期機の端子電圧を検出し、その検出値と基準値との偏差信号により前記同期機の界磁を制御する自動電圧調整器と、前記主変圧器の高圧側電圧を検出する高圧側電圧検出器と、前記高圧側電圧に対する基準値を設定する高圧側設定器と、この高圧側設定器により設定された基準値を、前記同期機の無効電流に対して補正する第1の補正手段およびこの第1の補正手段による基準値の補正変更に伴う無効電流変動分を補正する第2の補正手段を有する基準値補正回路と、前記高圧側電圧検出器により検出された検出値と前記高圧側設定器に設定された基準値に前記基準値補正回路の第1の補正手段および第2の補正手段の出力を加算した信号との偏差信号に高圧側ゲインを乗じる高圧側ゲイン回路と、前記自動電圧調整器に入力される偏差信号にゲイン(1-自動電圧調整器ゲインの低減率 β)を乗じる修正低減ゲイン回路と、前記高圧側ゲイン回路の出力信号から前記修正低減ゲイン回路の出力信号を減算した信号が入力され所定の周波数領域に対する過渡ゲインが低減するように遅れ補償する位相補償回路と、この位相補償回路の出力信号を前記自動電圧調整器に入力される偏差信号に加算する加算手段とを備えたものである。

また、上記構成において、主変圧器が負荷時タップ切換器又は負荷時電圧調整器を有する場合には、前記基準値補正回路に代えて高圧側設定器により設定された基準値を、前記主変圧器のタップ変更に対応させて補正する第3の補正手段およびこの第3の補正手段による基準値の補正変更に伴う無効電流変動分を補正する第2の補正手

段を有する基準値補正回路を設け、この基準値補正回路の第2と第3の補正手段の出力を前記基準値に加算するようにしたものである。

(作用)

このような構成の同期機の励磁制御装置にあっては、送電線事故等の大外乱時にも、端子電圧偏差信号がそのまま自動電圧調整器に入力されるので、自動電圧調整器のゲインは低減されず、従来と同程度の過渡応答能力を維持し、発揮させることができる。また、定常時は高圧側電圧検出値と基準値との偏差信号に対する高圧側ループ本来の機能を発揮できるので、同期機に無効電力の発生に余裕がある場合には系統電圧の低下時、積極的に無効電力を発生させることが可能となる。

また、前記(1)式(または(2)式)で示されるように主変圧器の高圧側電圧(V_1)と高圧側基準値(r_1)の関係は電圧ドロップ特性を固定して考えると、即ち k_0 と β を固定すると、主として同期機の無効電流 I_0 と主変圧器のタップ比 n 、リアクタンス X_t に依存しており、第1と第3の補正手段、もしくは第2と第3の補正手段を設けることにより、高圧側基準値(r_1)に出来るだけ近い高圧側電圧(V_1)とすることが可能となり、同期機を含む系統の運用および管理を容易にすることができる。

(実施例)

以下本発明の一実施例を図面を参照して説明する。

第1図は本発明による同期機の励磁制御装置全体の構成例を示すブロック図であり、第5図と同一部分には同一記号を付して示す。第1図において、同期機1の出力電圧(V_0)を計器用変圧器4により検出し、この電圧検出値を電圧設定器5に設定された基準値(r_0)と比較してその偏差信号(ΔV_0)を端子電圧信号回路15Aを通してAVR6に入力する。このAVR6は偏差信号(ΔV_0)に応じて励磁装置7を制御し、同期機1の界磁巻線8に供給される励磁電流を制御する。一方、発電所母線9に接続された電圧変成器(PDもしくはPT)10により発電所の送電電圧 V_1 を検出し、この電圧検出値 V_1 を総合演算装置14に入力する。この総合演算装置14は、電圧変成器(PDもしくはPT)10により検出された電圧検出値 V_1 により3相基本波の実効値線間電圧の平均値を高精度、且つ高速で検出する電圧検出器10Aと、系統電圧の状況に応じて時間と電圧設定が可能なプログラム式等の高圧側電圧設定器11と、電圧検出器10Aの出力信号と高圧側電圧設定器11に設定された基準値 r_1 とを比較し、その偏差信号にゲイン k_0 を乗じる高圧側ゲイン回路12と、前記偏差信号(ΔV_0)を入力してゲイン(1- β)を乗じる修正低減ゲイン回路15Bと、高圧側ゲイン回路12の出力信号から修正低減ゲイン回路15Bの出力信号を減算してその差信号が入力される位相補償回路16と、この位相補償回路16の出力信号を前述した端子電圧偏差信号回路15Aの偏差信号(ΔV_0)に加算してAVR6に入力する出力制限器17とを備えている。

この場合、総合演算装置14の出力はプラントの運転条件や総合演算装置14内部の異常条件等により信号を保護するためのインターロック接点14Aを介して偏差信号

(ΔV_e)に加算されるようになっていいる。また、総合演算装置14に高圧側電圧設定器11に設定された基準値 r_1 に実運転時の電圧検出値 V_e がより近付くように基準値補正回路18を設け、その出力信号を基準値 r_1 に加算するにしている。さらに、総合演算装置14に同期機1の出力電圧 V_e が許容範囲内になるように電圧検出値 V_e が入力される端子電圧制限器19を設け、この端子電圧制限器19の出力信号を位相補正回路16の出力から減算するようにしている。

なお、本例ではAVR6に系統安定化装置20の出力を入力する場合を示している。

次に上記のように構成された同期機の励磁制御装置の作用を述べる。

一般に送電線事故等の大外乱時には、同期機1の端子電圧 V_e も大幅に低下する。従来装置は主としてAVR6の過渡応力能力により、このような送電系統の過渡安定度を維持、向上させており、また全負荷しゃ断時の V_e の上昇抑制の機能も有している。

本実施例における端子電圧偏差信号回路15Aは上記の機能を維持させるものである。従って、第5図における低減ゲイン回路13は第1図における修正低減ゲイン回路15Bのゲインを $(1-\beta)$ として高圧側ゲイン回路12の出力信号から減算し、これを端子電圧偏差信号回路15Aの端子電圧偏差信号に加算してAVR6に入力しているため、定常的には第5図の低減ゲイン β となり、従来装置の特性を損なうものではない。

また、修正低減ゲイン回路15の減算点は高圧側ゲイン回路12の後段、位相補償回路16の前段としたが、これは位相補償回路16を含めた系統安定度の解析結果により電力動揺に対する制動効果(ダンピング特性)の劣化から決定している。ここで、系統安定化装置20のゲインを R_1 とすると過渡安定化装置20の出力はAVR6の偏差検出部に加算されているため、検出部入力換算すると、等価的にそのゲインが $R_1/(R_1+\beta)$ と低減される。位相補償回路16は系統安定化装置20における図示しない変化分検出回路(シグナルリセット)の時定数以上の周波数領域では、過渡ゲインを低減させるように遅れ補償を行うことで、従来の系統安定化装置20と同等の効果をもたせるようにしたものである。また、位相補償回路16は閉ループ制御の安定性を向上させる効果を同時に有している。

ところで、従来装置では送電電圧(V_e)と高圧側基準値(r_1)の関係は(1)式(または(2)式)で表され、電圧ドローブ特性により無効電流 I_e が大きくなると V_e が低下していくため、 r_1 と一致しなくなる。この関係を第2図に特性(0)として示す。第3図はこれを補正するための基準値補正回路18の一例を示すものである。この図において、無効電力補正回路18Aは、ある基準無

効電流 I_{e0} に対し V_e が r_1 に等しくなるような第1の補正手段で、(1)式より補正值 r_0 は、次式で与えられる。

$$r_0 = \beta / K_n \{ X_r I_{e0} + (r_1 / n - r_0) \} \quad \dots (4)$$

この補正值 r_0 を r_1 に加算することにより、次式が与えられる。

$$V_e = (r_1 - n \beta X_r) (I_e - I_{e0}) / (\beta + n K_n) \quad \dots (5)$$

この関係を第2図に特性(1)として示す。

しかしながら、この補正值 r_0 が有効なのは高圧側の1基準値、例えば r_{10} に対して、1つの I_{e0} の対応となるため、いまこの状態から基準値 r_{10} を変更した場合、無効電流も系統条件に応じて変化するので、新たな基準値 r_1' と送電電圧 V_e' は一致しなくなる。そこで、基準値変更補正回路18Bは、基準値 r_{10} を変更し、 r_1' とした場合の送電電圧 V_e が基準値 r_1' と等しくなるような第2の補正手段で、設定無効電流変化(ΔI_{e0})と、(5)式から補正值 r_1 は次式の如くなる。

$$r_1 = n \beta X_r \cdot I_{e0} / (\beta + n K_n) \\ = n \beta X_r \cdot \alpha (r_1' - r_1) / (\beta + n K_n) \quad \dots (6)$$

但し、 α は無効電力変化の設定に対する係数である。この補正值 r_1 を r_1' に加算することにより、(5)式から次式が与えられる。

$$V_e = r_1' - n \beta X_r (I_e - I_{e0} - \Delta I_{e0}) / (\beta + n K_n) \quad \dots (7)$$

この関係を第2図に特性(2)として示す。なお、特性(2')は補正值 r_1 がない場合の基準値 r_{10} の変更に對する特性を示すもので、新たな基準値 r_1' に対し、送電電圧 V_e が無効電流変化分($\sim \Delta I_{e0}$)に相当する分一致していないことを示している。

以上のことより前記第1と第2の補正手段を第3図の如く加算し、基準値補正回路18とし、 r_1 に加算することにより、基準値 r_1 により近い送電電圧 V_e が得られ、運用、管理を容易にすることができる。

ところで、送電線の一部の事故停止等により系統電圧が大幅に低下した場合には、同期機1の端子電圧の運用上限値によってその発生無効電力も制約される。従って、本発明による制御装置の運用幅を拡大するため、主変圧器2を負荷時タップ切替器(LTC)付もしくは負荷時電圧調整器(LVR)付とし、同期機1の出力電圧が運用許容値を超過した場合、例えばLTCのタップ値を上げ制御し、同期機1の発生無効電力を増大させることにより、送電電圧を維持するようなLTCとの協調制御方式が考えられる。しかし、LTCのタップ比 n を変更した場合でも、隣接同期機間の無効電力配分を適性に行うため、前述した電圧ドローブ特性は不変とする必要がある。このように主変圧器2がLTCもしくはLVRを設置している場合には第4図に示す構成例のようにタップ補正值回路18Cは第1の補正手段に代り、(4)式における主変圧器2リアクタンス X_r とタップ比 n の値をLTCの運用値に合わせ自動的に補正するような第3の補正手段で、送電電

圧 V_R を(5)式と同一にすることができる。即ち、補正値 r_r は次式となる。

$$r_r = \beta / K_s \{ X_r^* I_{L0} + (r_s / n^* - r_c) \} \quad \dots (8)$$

但し、 X_r^* 、 n^* はLTC運用値と連動して変化することを示す。

なお、電圧ドループ特性は(5)式右辺2項より同様に X_r^* 、 n^* を用いて与えられるが、タップ比 n を変化させても電圧ドループ特性は殆ど変化がないことが試算から確認されており、第2図における特性(1)と同等である。

以上のことより主変圧器2にLTCもしくはLVRが設置される場合には、前記第2と第3の補正手段を第4図の如く加算し、基準値補正回路18とすることによって前述と同様の効果が得られる。

なお、前記補正値 r_s 、 r_c 、 r_r に用いられる諸量、即ち(4)式、(6)式、(8)式の右辺各変数のうち、 n^* のみが外部信号として総合演算装置14に取込まれるもので、 X_r^* 、 α 、 β 等他の変数は、総て総合演算装置14の内部にて設定された値である。

以上の説明において、総合演算装置14はアナログ装置でも、またディジタル装置とし、ソフトウェアによる演算処理を行うことも可能である。しかし、制御精度、隣接機間との協調、信号記憶や外部信号との連動等所謂信号処理面からディジタル装置で実現するのが有効である。

従って、第1図において、総合演算装置14の内部回路をブロック図として表現したが、本発明の機能を容易に理解できるようにしたに過ぎない。

また、総合演算装置14の回路構成は既設プラントの励磁装置に本制御装置を追設する上で有効なように区分したもので、例えば修正低減ゲイン回路15Bを従来のAVR側の回路内で構成することも可能であり、本制御装置の範

囲を逸脱するものではない。

【発明の効果】

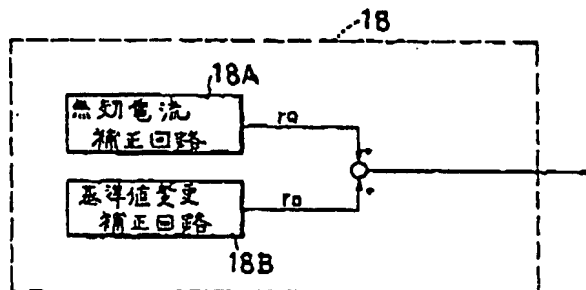
以上述べたように本発明によれば、同期機の端子電圧と基準値との偏差信号 ΔV_e を自動電圧調整器に入力し、主変圧器の高圧側電圧と基準値との偏差信号 ΔV_s に高圧側ゲインを乗じた信号から、前記 ΔV_e に(1-低減ゲイン β)を乗じ減算して位相補償回路に与え、その出力を偏差信号 ΔV_e に加算して自動電圧調整装置に入力するようにしたので、送電線事故等の大外乱時にも従来の自動電圧調整機と同等の過渡応答能力を維持し、定常時には高圧側ループによる本来の機能を発揮させることができる。

【図面の簡単な説明】

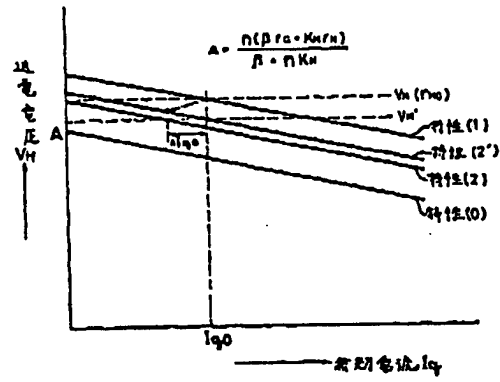
第1図は本発明による同期機の励磁制御装置の一実施例を示す全体構成のブロック図、第2図は同実施例において、送電電圧と無効電流の関係を示す概念的な特性図、第3図および第4図は第1図に適用される基準値補正回路の一例を示すブロック図、第5図は従来の同期機の励磁制御装置の概念的な基本構成を示すブロック図、第6図および第7図は同装置の効果を説明するための系統構成図および負荷端での電力と電圧の関係を示す特性図である。

1……同期機、2……主変圧器、4……計器用変圧器、5……電圧設定器、6……自動電圧調整器、7……励磁装置、8……界磁巻線、10……電圧変成器、10A……電圧検出器、11……高圧側電圧設定器、12……高圧側ゲイン回路、14……総合演算装置、15A……端子電圧偏差信号回路、15B……修正低減ゲイン回路、16……位相補償回路、17……出力制限器、18……基準値補正回路、18A……無効電流補正回路、18B……基準値変更補正回路、18C……タップ値補正回路、19……端子電圧制限器。

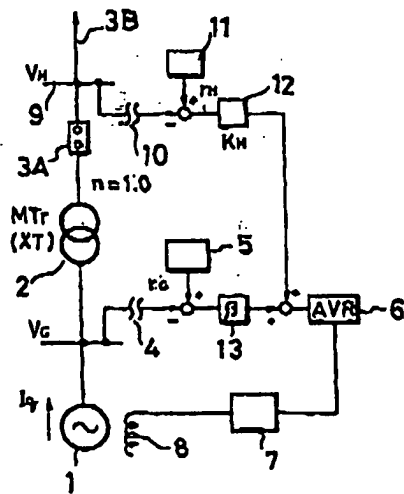
【第3図】



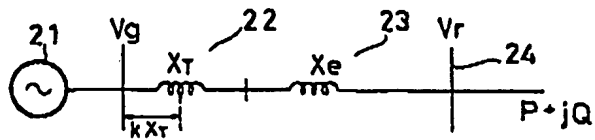
【第2圖】



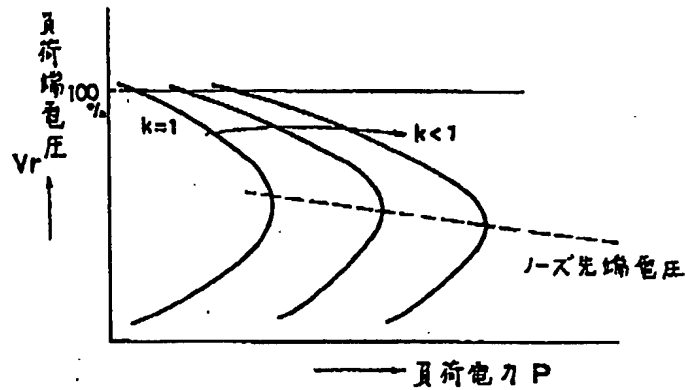
【第5圖】



【第6図】



【第7図】



フロントページの続き

(72)発明者 大嶋 静男
東京都港区芝浦1丁目1番1号 株式会
社東芝本社事務所内

(72)発明者 鬼塚 長徳
東京都府中市東芝町1番地 株式会社東
芝府中工場内

(72)発明者 北村 哲
茨城県日立市大みか町5丁目2番1号
株式会社日立製作所大みか工場内

(58)調査した分野(Int. Cl.⁸, D B名)
H02P 9/00 - 9/48

● 524181JP01

先行技術文献

特許願整理番号：517110JP01

発明の名称：励磁制御装置及び励磁制御方法

発明者：北村 仁美、田中 誠一、下村 勝